

I²C 接口的带数字校准的实时时钟/日历芯片

RT5372A

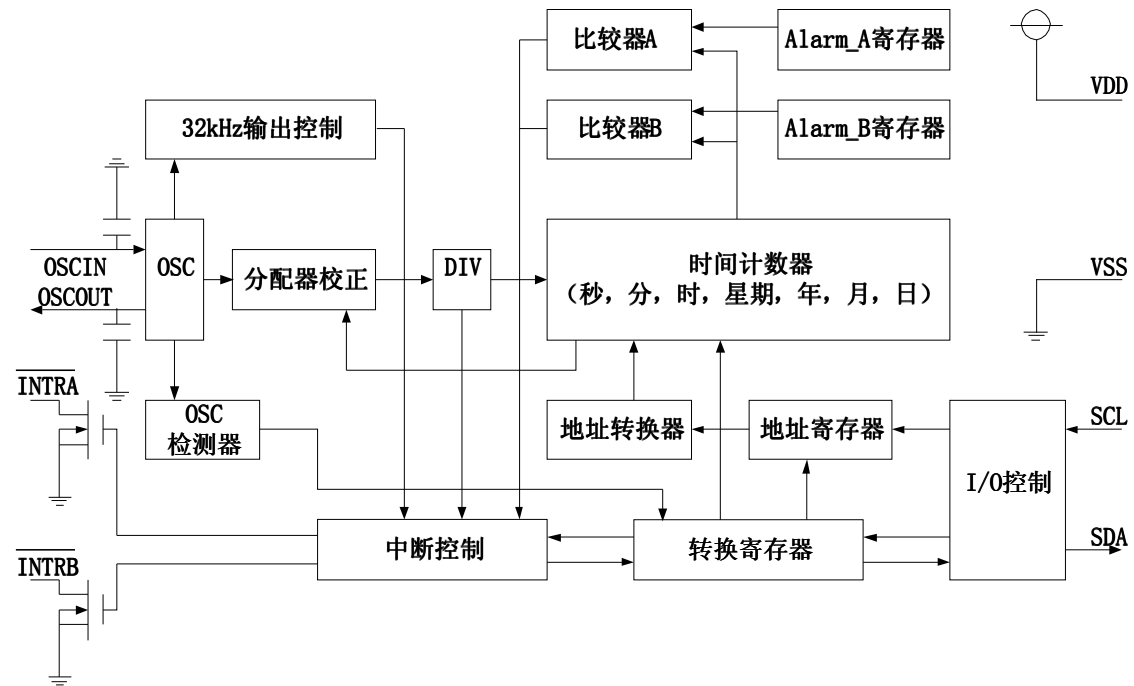
1 概述

RT5372A 是一款 CMOS 实时时钟芯片，通过双线与 CPU 相连，可以连续向 CPU 发送时钟和日历信息。RT5372A 能够提供各种周期性的中断时钟脉冲，并支持长时间的中断输出（可达一个月），而且通过 2 套内部报警系统提供包括星期，小时，分钟的中断输出。它的振荡电路是恒压驱动的，因而有很小的电压波动和很小的电流损耗（3V 时的典型值为 0.5 μ A）。RT5372A 提供一个晶振停振监测功能，可以在通电或其他场合下确认日历和外部微机的 32kHz 时钟输出量。Nch.集电极开路输出）。它也含有一个时间校正电路根据 CPU 提供的信号来校正晶振中的频率误差，可以从 32.768kHz 或者是 32.000kHz 的晶振类型中选择。RT5372A 采用了 8 引脚的 SOP 封装以及紧凑和超薄的 SSOP 封装，如果您要求用于小尺寸和低功耗的场合，RT5372A 将是您的最佳选择。

RT5372A 的主要特性有：

- 工作电压范围：1.45V~6.0V;
- 最小工作电流：0.5 μ A（典型值） 3V 电压，25℃时，最大值为 0.9 μ A; 3V 电压，-40~85℃时，最大值为 1.0 μ A）；
- 双线与 CPU 相连（I²C 总线接口最高工作频率 400kHz,7 位地址）；
- 内置时间寄存器（时，分，秒）和日历寄存器（年，月，日，星期）采用 BCD 编码；
- 多种周期性的中断输出（中断周期可以从一个月到一秒变化）；
- 两套独立的报警系统（星期，小时，分）；
- 晶振中断监测内部数据的合法性；
- 可输出 32.768kHz(32.000kHz)的时钟（由寄存器控制）；
- 秒校正 ± 30 秒；
- 自动闰年识别（可以支持到 2099 年）；
- 自由选择 12 小时/24 小时显示模式；
- 内部振动稳定电容；
- 高精度的时间校正电路；
- 32.768 kHz 或 32.000kHz 的晶振均可以使用；
- CMOS 逻辑工艺；
- 8 引脚的 SOP 和 SSOP 封装技术

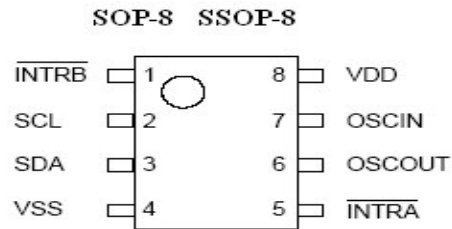
1.1 内部结构图



1.2 应用

- 通讯产品（外功能电话，手机，PHS）
- 办公用品（传真机，便携式传真机）
- 电脑（台式机，移动 PC，PDA 产品，电子笔记，视频游戏）
- 视频产品（手提视频产品，摄像机，照相机，数码相机，遥控器）
- 家庭应用（电饭锅，电烤箱）
- 其他（汽车导航系统，多功能手表）

1.3 引脚配置



1.4 引脚说明

引脚号	符号	名称	功能描述
2	SCL	串行时钟线	为 SDA 同步传输数据提供时钟脉冲
3	SDA	串行数据线	配合时序脉冲同步传输读写数据
5	$\overline{INTRA}$	中断输出 A	输出周期性的中断脉冲和报警中断给 CPU
1	$\overline{INTRB}$	中断输出 B	输出 32.768kHz 的时钟脉冲，周期性的中断脉冲给 CPU 或报警中断，当电源从 0V 开始激活时，输出 32.768kHz 的时钟脉冲
7	OSCIN	振荡电路	OSCIN 和 OSCOUT 之间外接一个 32.768kHz 或 32kHz 的晶振器配置一个振荡电路
6	OSCOUT	输入/输出	
8	VDD	正/负电源	正电源
4	VSS		负电源（接地）

1.5 最大绝对额定值

符号	项目	状态	额定值	单位
VDD	供给电压		-0.3~+7.0	V
VI	输入电压	SCL, SDA	-0.3~+7.0	V
Vo1	输出电压 1	SDA	-0.3~+7.0	V
Vo2	输出电压 2	$\overline{INTRA}$, $\overline{INTRB}$	-0.3~+12	
PD	功耗	T _{opt} =25°C	300	mW
T _{opt}	工作温度		-40~+85	°C
T _{stg}	贮藏温度		-55~+125	°C

(VSS=0V)

1.6 推荐工作环境

(VSS=0V, T_{opt}=-40~+85 °C)

符号	项目	状态	最小值	典型值	最大值	单位
VDD	供给电压		2.0		6.0	V
VCLK	计时电压		1.45		6.0	V
FXT	振荡频率			32.768 或 32.000		KHz
VPUP1	上拉电压 1	SCL, SDA			6.0	V
VPUP2	上拉电压 2	$\overline{INTRA}$, $\overline{INTRB}$			10.0	V

1.7 直流特性

除特殊情况，VSS=0V, VDD=3V, T_{opt}=-40~+85 °C，振荡频率为 32.768kHz 或 32.000kHz(R1=30kΩ)

符号	项目	引脚名	状态	最小值	典型值	最大值	单位
VIH	输入高电压	SCL, SDA		0.8VDD		6.0	V
VIL	输入低电压	SCL, SDA		-0.3		0.2VDD	V
IOL1	输出电流	$\overline{INTRA}$ $\overline{INTRB}$	VOL1=0.4V	1			mA
IOL2		SDA	VOL2=0.6V	6			mA
IILK	输入漏电流	SCL	VI=6V 或 VSS, VDD=6V	-1		1	μA
IOZ	输出中止状态漏电流	SDA, $\overline{INTRA}$, $\overline{INTRB}$	VO=6V 或 VSS VDD=6V	-1		1	μA
IDD1	备用电流 (输出为中止状态)	VDD	VDD=3V, T _{opt} =25 °C SCL, SDA=3V		0.5	0.9	μA
IDD2		VDD	VDD=3V, T _{opt} =-40~ +85 °C SCL, SDA=3V			1.0	μA
IDD3		VDD	VDD=6V, SCL, SDA=6V		0.8	2.0	μA
CG	内部振荡电容 1	OSCIN			10		pF
CD	内部振荡电容 2	OSCOU			10		pF

注：当输出为中止状态时，输出模式无时钟脉冲。

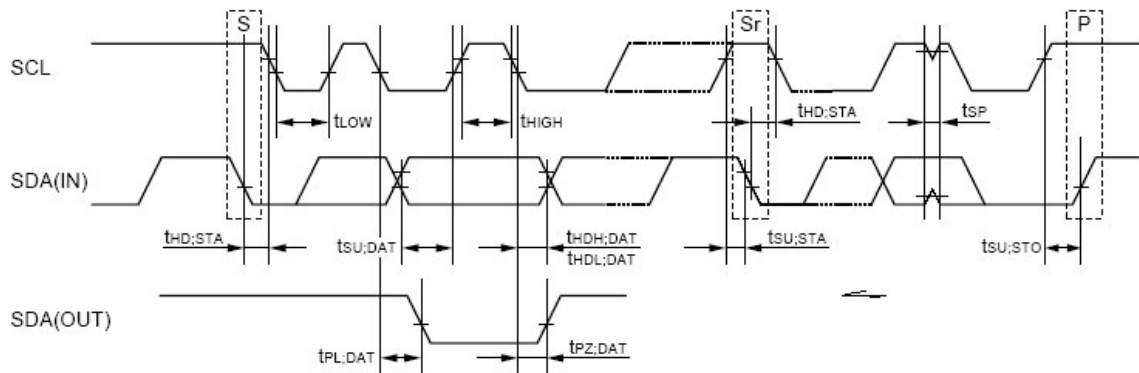
电流消耗在 32kHz 的脉冲从 $\overline{INTRB}$ 输出时，参见“用法，6.典型特性测量”。

1.8 交流特性

VDD≥2.0V（支持标准模式 I²C 总线）

除特殊情况，VSS=0V, T_{opt}=-40~+85 oC，振荡频率为 32.768kHz 或 32.000kHz

符号	项目	最小值	典型值	最大值	单位
FSCL	SCL 时钟频率	0		100	kHz
TLOW	SCL 时钟低电平时间	4.7			μs
THIGH	SCL 时钟高电平时间	4.0			μs
t _{HD;STA}	初始条件有效时间	4.0			μs
t _{SU;STO}	停止条件调整时间	4.0			μs
t _{SU;STA}	初始条件调整时间	4.7			μs
t _{SU;DAT}	数据产生时间	250			ns
t _{HDH;DAT}	高电平有效时间	0			ns
t _{HDL;DAT}	低电平有效时间	35			ns
t _{PL;DAT}	SCL 下降后 SDA 低电平稳定时间			2.0	μs
t _{PZ;DAT}	SCL 下降后 SDA _{off} 状态稳定时间			2.0	μs
TR	SCL 和 SDA 上升时间（输入）			1000	ns
TF	SCL 和 SDA 下降时间（输入）			300	ns
TSP	可接受的总线尖峰宽度			50	Ns



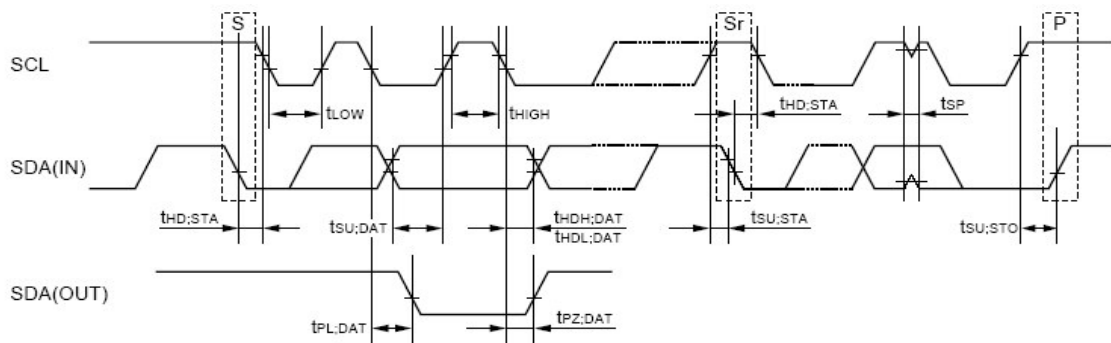
S 初始条件 P 停止条件 Sr 重复初始条件

注：更详细的信息请参见“用法，1.2 I2C 总线传输系统”。

VDD≥2.5V（支持快速模式 I²C 总线）

除特殊情况，VSS=0V, T_{opt}=-40~+85 oC，振荡频率为 32.768kHz 或 32.000kHz

符号	项目	最小值	典型值	最大值	单位
F _{SCL}	SCL 时钟频率	0		400	kHz
T _{LOW}	SCL 时钟低电平时间	1.3			μs
T _{HIGH}	SCL 时钟高电平时间	0.6			μs
t _{HD;STA}	初始条件有效时间	0.6			μs
t _{SU;STO}	停止条件调整时间	0.6			μs
t _{SU;STA}	初始条件调整时间	0.6			μs
t _{SU;DAT}	系统日期调整时间	100			ns
t _{HDH;DAT}	高电平有效时间	0			ns
t _{HDL;DAT}	低电平有效时间	35			ns
t _{PL;DAT}	SCL 下降后 SDA 低电平稳定时间			0.9	μs
t _{PZ;DAT}	SCL 下降后 SDAoff 状态稳定时间			0.9	μs
T _R	SCL 和 SDA 上升时间（输入）			300	ns
T _F	SCL 和 SDA 下降时间（输入）			300	ns
T _{SP}	可动的峰值宽度			50	ns



S 初始条件 P 停止条件 Sr 重复初始条件

注：更详细的信息请参见“用法，1.2 I²C 总线传输系统”。

2 功能描述

2.1 CPU 接口

RT5372A 通过双线（数据线和时钟线）在 I2C 总线接口读/写数据。当 SDA 的 I/O 端口输出集电极开路时，CPU 数据接口在不同的供给电压下将可用于上拉电路板上的电阻。SCL400kHz 最大时钟频率能使数据转换到 I2C 总线快速模式。

2.2 时钟功能

RT5372A 时钟功能允许从 CPU 读/写从年数的低两位到秒的日期数据。当低两位是 4 的倍数的时，这一年被认为是闰年。只到 2099 年闰年都将会被自动识别。

2.3 警报功能

RT5372A 拥有警报功能。当星期，小时或分钟符合设定值时，从中断输出引脚 $\overline{INTRA}$ 或 $\overline{INTRB}$ 输出一个中断信号到 CPU。这两个警报系统 (Alarm_A, Alarm_B) 均可独立的在特定时间发出中断信号。警报可以在一周内任一天选择，故允许在每一天或在一周的特定一天输出警报。Alarm_A 从 $\overline{INTRA}$ 引脚发出，Alarm_B 从 $\overline{INTRA}$ 或 $\overline{INTRB}$ 引脚发出。对那个警报功能可以分别选择。

2.4 高精度时间调整功能

RT5372A 拥有一个内在的振荡电路电容 CG 和 CD，因此振荡电路将会被简单配置从外部与晶体相连。通过适当的设置内在参数，32.768kHz 或 32.000kHz 将会作为一个晶振被选择。RT5372A 一体化时间调整电路适当增加或降低从 CPU 来的时钟信号，向上大约到 $\pm 189\text{ppm}$ (对 32.000kHz 电路， $\pm 194\text{ppm}$) 通过近似的 3ppm 标度修正振荡频率差异。(校正后误差: $\pm 1.5\text{ppm}$: 25°C) 从而通过调整整各个系统的频率:

当使用宽精度晶振时，时钟显示比传统的实时时钟更精确。

即使时周期性的频率波动也会通过调整周期性时钟误差得到修正。

通过温度波动纠正时钟误差使拥有时钟功能的温度监测精度得到提高。

2.5 晶振停振监测

晶振停振监测使用一个寄存器来储存振动中断信息。这个功能被用于确定 RT5372A 的供给电压是否为 0V 或是否被支持。对于判定时钟日期是否有效这项功能非常有用。

2.6 周期中断

RT5372A 除了通过 $\overline{INTRA}$ 和 $\overline{INTRB}$ 引脚产生警报之外还可以输出周期性的中断脉冲。频率能在 2Hz（每 1/2 秒），1Hz（每秒），1/60Hz（每分），1/3600Hz（每时）和每月一次（每月初）中选择。用于周期性中断的输出波形能在规则的脉冲波形（2Hz 和 1Hz）和适合于 CPU 标准的中断波形（每秒，每分，每时和每月）中选择。输出选择 $\overline{INTRA}$ 或 $\overline{INTRB}$ 。RT5372A 拥有监控寄存器引脚状态的功能。

2.7 32kHz 时钟输出

RT5372A 可以从 $\overline{INTRB}$ 输出晶振震荡时钟频率。这种在寄存器中设定了开关状态的时钟输出设置为默认设置。

3 寄存器功能描述

3.1 内部地址分配

	内部地址				内容	数据							
	A3	A2	A1	A0		D7	D6	D5	D4	D3	D2	D1	D0
0	0	0	0	0	秒计数器	—	S40	S20	S10	S8	S4	S2	S1
1	0	0	0	1	分计数器	—	M40	M20	M10	M8	M4	M2	M1
2	0	0	1	0	时计数器	—	—	H20 P/ $\overline{A}$	H10	H8	H4	H2	H1
3	0	0	1	1	星期计数器	—	—	—	—	—	W4	W2	W1
4	0	1	0	0	日期计数器	—	—	D20	D10	D8	D4	D2	D1
5	0	1	0	1	月份计数器	—	—	—	M010	M08	M04	M02	M01
6	0	1	1	0	年计数器	Y80	Y40	Y20	Y10	Y8	Y4	Y2	Y1
7	0	1	1	1	时间校正寄存器	$\overline{XSL}$	F6	F5	F4	F3	F2	F1	F0

8	1	0	0	0	Alarm_A(分寄存器)	—	AM40	AM20	AM10	AM8	AM4	AM2	AM1
9	1	0	0	1	Alarm_A(时寄存器)	—	—	AH20 AP/ $\overline{A}$	AH10	AH8	AH4	AH2	AH1
A	1	0	1	0	Alarm_A(星期寄存器)	—	AW6	AW5	AW4	AW3	AW2	AW1	AW0
B	1	0	1	1	Alarm_B(分寄存器)	—	BM40	BM20	BM10	BM8	BM4	BM1	BM0
C	1	1	0	0	Alarm_B(时寄存器)	—	—	BH20 BP/ $\overline{A}$	BH10	BH8	BH4	BH2	BH1
D	1	1	0	1	Alarm_B(星期寄存器)	—	BW6	BW5	BW4	BW3	BW2	BW1	BW0
E	1	1	1	0	控制寄存器 1	AALE	BALE	SL2	SL1	TEST	CT2	CT1	CT0
F	1	1	1	1	控制寄存器 2	—	—	$\overline{12}/24$	ADJ XSTP	$\overline{CLEN}$	CTFG	AAFG	BAFG

注：(1) 除了 ADJ/XSTP 表中所有数据均可读写。

(2) 记号“—”指示出只能读和读时置“0”的数据。

(3) 控制寄存器 2 的 ADJ/XSTP 位置为 ADJ 时用于写操作,置为 XSTP 时用于读操作。
一般晶振写数据到控制寄存器 2 时, XSTP 位置“0”。

(4) 当 XSTP 置“1”时, $\overline{XSL}$, F6~F0, CT2~CT0, AALE,BALE,SL2,SL1, $\overline{CLEN}$ 和 TEST 位均复位置“0”。

(5) SL1 和 SL2 应用于 RT5372A。

3.2 寄存器

3.2.1 控制寄存器 1 (内部地址 Eh)

D7	D6	D5	D4	D3	D2	D1	D0	
AALE	BALE	SL2	SL1	TEST	CT2	CT1	CT0	用于写操作
AALE	BALE	SL2	SL1	TEST	CT2	CT1	CT0	用于读操作
0	0	0	0	0	0	0	0	默认

注：(1) 默认设置在 XSTP 位置“1”时开始读数据值。

(2) SL1 和 SL2 应用于 RT5372A。

AALE, BALE

Alarm_A, Alarm_B 警报位		
AALE, BALE	内容描述	
0	Alarm_A, (Alarm_B) 通信无效	默认
1	Alarm_A, (Alarm_B) 通信有效	

SL2, SL1 (仅用于 RT5372A)

中断输出选择位			
SL2	SL1	内容描述	
0	0	输出 Alarm_A, Alarm_B, INT 到 $\overline{INTRA}$, 输出 32k 时钟脉冲到 $\overline{INTRB}$	默认
0	1	输出 Alarm_A, INT 到 $\overline{INTRA}$, 输出 32k 时钟脉冲, Alarm_B 到 $\overline{INTRB}$	
1	0	输出 Alarm_A, Alarm_B 到 $\overline{INTRA}$, 输出 32k 时钟脉冲, INT 到 $\overline{INTRB}$	
1	1	输出 Alarm_A 到 $\overline{INTRA}$, 输出 32k 时钟脉冲, Alarm_B, INT 到 $\overline{INTRB}$	

通过设置 SL1 和 SL2 位, 两个警报脉冲 (Alarm_A, Alarm_B), 周期性中断输出 (INT), 32k 时钟脉冲将会被 $\overline{INTRA}$ 或 $\overline{INTRB}$ 有选择的输出。

TEST

测试位		
TEST	内容描述	
0	普通操作模式	默认
1	测试模式	

测试位将用于 IC 测试, 普通操作模式下测试位置“0”。

CT2, CT1, CT0

周期中断信号选择位					
CT2	CT1	CT0	内容描述		
			波形模式	周期和下降时间	
0	0	0	—	Off（高电平）	默认
0	0	1	—	固定在低电平	
0	1	0	脉冲模式	2Hz（占空比 50%）	

0	1	1	脉冲模式	1Hz (占空比 50%)	
1	0	0	标准模式	1 秒 (将秒同步相加)	
1	0	1	电平模式	1 分钟 (每分钟的 00 秒)	
1	1	0	电平模式	1 小时 (每小时的 00 分 00 秒)	
1	1	1	电平模式	1 个月 (首日 上午 00 时 00 分 00 秒)	

1) 脉冲模式：输出 2Hz, 1Hz 时钟脉冲。秒相加关系见下表。

注：当使用 32.000kHz 晶振时，在 2Hz 时钟脉冲模式下，0.496s 时钟脉冲和 0.504s 时钟脉冲轮流输出。1Hz 时钟脉冲的占空比变为 50.4% (低电平持续时间 0.496s，高电平持续时间 0.504s)。

2) 电平模式：中断周期可在 1 秒，1 分钟，1 小时或一个月中选择。秒相加计算与中断输出的下降边缘相匹配。

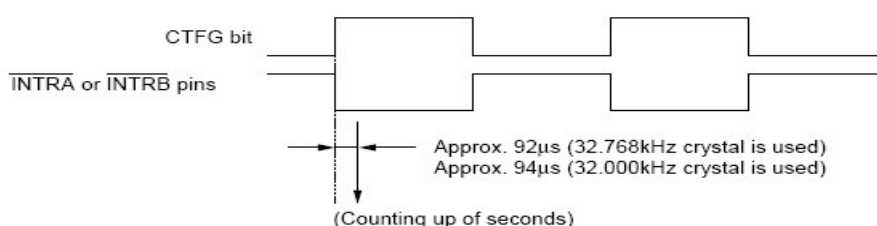
3) 当使用时间校正电路时，周期性中断循环每 20 秒改变一次。

脉冲模式：输出脉冲的低电平持续时间在最大额定值时将改变 $\pm 3.784\text{ms}$ 。使用 32.000kHz 晶振时为 $\pm 3.875\text{ms}$ 例如：在 1Hz 情况下，占空比为 $50 \pm 3.784\%$ (或 $50 \pm 3.875\%$ 使用 32.000kHz 晶振)。

电平模式：1 秒内频率在最大额定值时将改变 $\pm 3.784\text{ms}$ 。使用 32.000kHz 晶振时为 $\pm 3.875\text{ms}$ 。

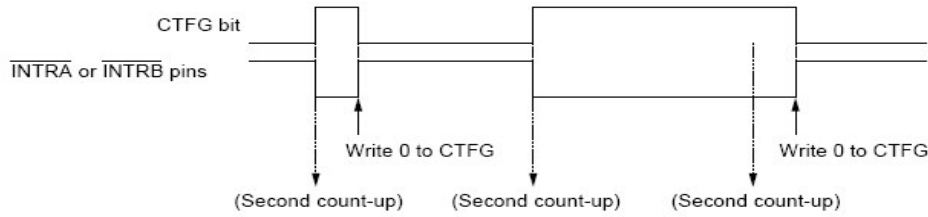
波形模式与 CTFG 位之间的关系

脉冲模式



注：当秒相加和下降边缘有一个大约 92 μs 的时滞 (用 32.000kHz 晶振时大约 94 μs)，时间显然与从实时时钟在下降边缘输出同步读取的时间有大约 1 秒的延迟。

电平模式



3.2.2 控制寄存器 2（内部地址 Fh）

D7	D6	D5	D4	D3	D2	D1	D0	
—	—	$\overline{12}/24$	ADJ	$\overline{CLEN}$	CTFG	AAFG	BAFG	用于写操作
0	0	$\overline{12}/24$	XSTP	$\overline{CLEN}$	CTFG	AAFG	BAFG	用于读操作
0	0	未定义	1	0	0	0	0	默认

注：默认设置在 XSTP 位置“1”时开始读数据值。

 $\overline{12}/24$

12/24 小时时间显示系统选择位	
$\overline{12}/24$	内容描述
0	12 小时时间显示系统（早上与下午独立）
1	24 小时时间显示系统

设置该位为“0”时为 12 小时制，为“1”时为 24 小时制。

时间显示表

24 小时制 时间显示系统	12 小时制 时间显示系统	24 小时制 时间显示系统	12 小时制 时间显示系统
00	12 (AM12)	12	32 (PM12)
01	01 (AM1)	13	21 (PM1)
02	02 (AM2)	14	22 (PM2)
03	03 (AM3)	15	23 (PM3)
04	04 (AM4)	16	24 (PM4)
05	05 (AM5)	17	25 (PM5)
06	06 (AM6)	18	26 (PM6)
07	07 (AM7)	19	27 (PM7)
08	08 (AM8)	20	28 (PM8)

09	09 (AM9)	21	29 (PM9)
10	10 (AM10)	22	30 (PM10)
11	11 (AM11)	23	31 (PM11)

注：12 小时制或者 24 小时制时间显示系统需要在写数据之前进行选择。

ADJ

± 30 秒校正位	
ADJ	内容描述
0	普通操作
1	秒值校正

下列操作在 ADJ 位置“1”时执行：

1) 若秒值从“0”秒变化到“29”秒：比秒值小的时间计数器复位，秒值置“00”。

若秒值从“0”秒变化到“29”秒：比秒值小的时间计数器复位，秒值置“00”，分钟值加 1。

通过对 ADJ 位进行写操作可以在 122 μ s 内（用 32.000kHz 晶振时为 125 μ s）进行秒值校正。ADJ 位仅用于写操作不允许进行读操作。

XSTP

晶振停振监测位		
XSTP	内容描述	
0	普通振动	
1	晶振停振监测	默认

XSTP 位监测晶振停振。

当晶振停振（在初始电压从 0V 开始或降到供给电压之后）时，该位置“1”且在重启后保持为“1”。该位将被用于判断在电源打开或供给电压下降之后的时钟和日期数据的合法性。

当该位置“1”时， $\overline{XSL}$ ，F6~F0，CT2~CT0，AALE,BALE,SL2,SL1， $\overline{CLEN}$ 和 TEST 位均复位置“0”。 $\overline{INTRA}(\overline{INTR})$ 将停止输出， $\overline{INTRB}$ （32KOUT）将输出 32kHz 的时钟脉冲。

在普通振动时通过设置控制寄存器 2 将 XSTP 位置“0”。

注： $\overline{INTRA}$ 和 $\overline{INTRB}$ 用于 RT5372A。

$\overline{CLEN}$

32-kHz 时钟输出位		
$\overline{CLEN}$	内容描述	
0	允许 32-kHz 时钟输出	默认
1	禁止 32-kHz 时钟输出	

通过置该位为“0”，作为允许晶振输出相同频率的时钟脉冲。

CTFG

周期中断标志位		
CTFG	内容描述	
0	周期中断输出关（高电平）	默认
1	周期中断输出开（低电平）	

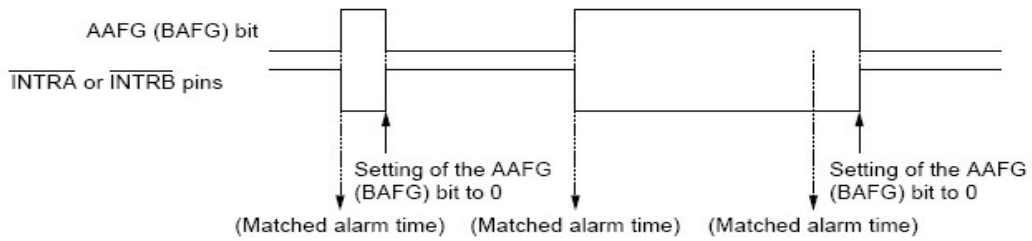
当周期中断脉冲输出时该位置“1”。CTFG 位在中断标准模式下置“0”。置该位为“0”来设置 $\overline{INTRA}$ 或 $\overline{INTRB}$ 。该位置“1”时无效。

AAFG, BAFG

Alarm_A (Alarm_B) 警报标志位		
AAFG, BAFG	内容描述	
0	警报寄存器与时间计数器不匹配	默认
1	警报寄存器与时间计数器匹配	

只有当 AALE, BALE 位置“1”时，才允许警报中断。当每个警报感觉到匹配时间时，该位置“1”。AAFG, BAFG 仅用于置“0”。此时 $\overline{INTRA}$ 或 $\overline{INTRB}$ 被置为关状态（高电平）。该位置“1”时无效。当 AALE,BALE 位置“0”时，警报操作被禁止，同时从 AAFG,BAFG 位读“0”。

ALFG 位与 $\overline{INTRA}$ ($\overline{INTRB}$) 之间的输出关系



3.2.3 时钟计数器（内部地址 0—2h）

时间值显示（BCD 模式）

秒值：从 00 增加到 59，从 59 转到 00 时向分钟值进位。

分钟值：从 00 增加到 59，从 59 转到 00 时向小时值进位。

小时值：参见 2.2—1 的 $\overline{12}/24$ 位描述。

从 11p.m.转到 12a.m.或 23 转到 00 时向日期和星期值进位。

当低位进位引起时间计数器故障时，存储器假想时间将被正确时间取代。

秒寄存器（内部地址 0h）

D7	D6	D5	D4	D3	D2	D1	D0	
—	S40	S20	S10	S8	S4	S2	S1	用于写操作
0	S40	S20	S10	S8	S4	S2	S1	用于读操作
0	未定义	未定义	未定义	未定义	未定义	未定义	未定义	默认

分钟寄存器（内部地址 1h）

D7	D6	D5	D4	D3	D2	D1	D0	
—	M40	M20	M10	M8	M4	M2	M1	用于写操作
0	M40	M20	M10	M8	M4	M2	M1	用于读操作
0	未定义	未定义	未定义	未定义	未定义	未定义	未定义	默认

小时寄存器（内部地址 2h）

D7	D6	D5	D4	D3	D2	D1	D0	
—	—	P/ $\overline{A}$ 或 H20	H10	H8	H4	H2	H1	用于写操作
0	0	P/ $\overline{A}$ 或 H20	H10	H8	H4	H2	H1	用于读操作
0	0	未定义	未定义	未定义	未定义	未定义	未定义	默认

注：默认设置在 XSTP 位置“1”时开始读数据值。

2.3.4 星期计数器（内部地址 3h）

当有进位到日期值时，星期值加 1。

星期值显示：W4,W2,W1) =(0,0,0)->(0,0,1)->……->(1,1,0)->(0,0,0)

用户可以更改天数与星期的关系（例如：星期天=0，0，0）。

(W4,W2,W1)不能置为(1,1,1)。

D7	D6	D5	D4	D3	D2	D1	D0	
—	—	—	—	—	W4	W2	W1	用于写操作
0	0	0	0	0	W4	W2	W1	用于读操作
0	0	0	0	0	未定义	未定义	未定义	默认

注：默认设置在 XSTP 位置“1”时开始读数据值。

2.3.5 日历计数器（内部地址 4—6h）

自动日历功能在 BCD 模式下提供如下日历值显示。

天数值：从 1 到 31（一月，三月，五月，七月，八月，十月，十二月）。

从 1 到 30（二月，四月，六月，九月，十一月）

从 1 到 29（闰年二月）

从 1 到 28（平年二月）

循环到 1 时向月数值进位。

月数值：从 1 到 12，循环到 1 时向年数值进位。

年数值：从 00 到 99，00，04，08……，92，和 96 被作为闰年。

当低位进位引起时间计数器故障时，存储器假想时间将被正确时间取代。

天数寄存器（内部地址 4h）

D7	D6	D5	D4	D3	D2	D1	D0	
—	—	D20	D10	D8	D4	D2	D1	用于写操作
0	0	D20	D10	D8	D4	D2	D1	用于读操作
0	0	未定义	未定义	未定义	未定义	未定义	未定义	默认

数寄存器（内部地址 5h）

D7	D6	D5	D4	D3	D2	D1	D0	
—	—	—	M010	M08	M04	M02	M01	用于写操作
0	0	0	M010	M0	M04	M02	M01	用于读操作
0	0	0	未定义	未定义	未定义	未定义	未定义	默认

年数寄存器（内部地址 6h）

D7	D6	D5	D4	D3	D2	D1	D0	
Y80	Y40	Y20	Y10	Y8	W4	W2	W1	用于写操作
Y80	Y40	Y20	Y10	Y8	W4	W2	W1	用于读操作
未定义	未定义	未定义	未定义	未定义	未定义	未定义	未定义	默认

注：默认设置在 XSTP 位置“1”时开始读数据值。

3.3.6 时间校正寄存器（内部地址 7h）

D7	D6	D5	D4	D3	D2	D1	D0	
$\overline{XSL}$	F6	F5	F4	F3	F2	F1	F0	用于写操作
$\overline{XSL}$	F6	F5	F4	F3	F2	F1	F0	用于读操作
0	0	0	0	0	0	0	0	默认

注：默认设置在 XSTP 位置“1”时开始读数据值。

 $\overline{XSL}$ 位

$\overline{XSL}$ 位用来选择一个晶振。

$\overline{XSL}$ 置“0”（默认值）使用 32.768kHz，置“1”使用 32.000kHz。

F6~F0

当秒值为 00，20，或 40 秒时，时间校正电路基于该寄存器的读操作调整一秒计数。一般来说，振荡器每产生 32,768 个时钟脉冲（或 32,000 个当使用 32.000kHz 晶振时）秒值加 1。设置该寄存器激活时间校正电路。

当 F6 置“0”时，寄存器值按 $(F5, F4, F3, F2, F1, F0) - 1) \times 2$ 的规律增长。

当 F6 置“1”时，寄存器值按 $(\overline{F5}, \overline{F4}, \overline{F3}, \overline{F2}, \overline{F1}, \overline{F0}) + 1) \times 2$ 的规律减少。

当 (F6, F5, F4, F3, F2, F1, F0) 置为 (*, 0, 0, 0, 0, 0, *) 时，值不改变。

例如，当使用 32.768kHz 晶振时。

当 (F6, F5, F4, F3, F2, F1, F0) 置为 (0, 0, 0, 0, 1, 1, 1)，在秒值是 00，20，或 40 时值将变为：32,768 + (7 - 1) × 2 = 32,780（时间会有延迟）。

当 (F6,F5,F4,F3,F2,F1,F0) 置为 (0, 0, 0, 0, 0, 0, 1), 在秒值是 00, 20, 或 40 时值不改变, 仍然是 32, 768。

当 (F6,F5,F4,F3,F2,F1,F0) 置为 (1, 1, 1, 1, 1, 1, 0), 在秒值是 00, 20, 或 40 时值将变为: $32, 768 + (-2) \times 2 = 32, 764$ (时间会有超前)。

每 20 秒加入 2 个时钟脉冲: $2 / (32, 768 \times 20) = 3.051\text{ppm}$ (或 3.125ppm 当使用 32.000kHz 晶振时), 大约会延迟时钟 3ppm 。同样的, 减少 2 个时钟脉冲, 大约会超前时钟 3ppm 。因此, 时钟精确校正为 $\pm 1.5\text{ppm}$ 。注意时间校正功能只能校正时钟时间和晶振频率, 32-kHz 时钟输出不能被校正。

3.3.7 Alarm_A, Alarm_B 寄存器 (Alarm_A: 内部地址 8—Ah; Alarm_B: 内部地址 B—Dh)

Alarm_A 分钟寄存器 (内部地址 8h)

D7	D6	D5	D4	D3	D2	D1	D0	
—	AM40	AM20	AM10	AM8	AM4	AM2	AM1	用于写操作
0	AM40	AM20	AM10	AM8	AM4	AM2	AM1	用于读操作
0	未定义	未定义	未定义	未定义	未定义	未定义	未定义	默认

Alarm_B 分钟寄存器 (内部地址 Bh)

D7	D6	D5	D4	D3	D2	D1	D0	
—	BM40	BM20	BM10	BM8	BM4	BM2	BM1	用于写操作
0	BM40	BM20	BM10	BM8	BM4	BM2	BM1	用于读操作
0	未定义	未定义	未定义	未定义	未定义	未定义	未定义	默认

Alarm_A 小时寄存器 (内部地址 9h)

D7	D6	D5	D4	D3	D2	D1	D0	
—	—	AH20, $AP/\overline{A}$	AH10	AH8	AH4	AH2	AH1	用于写操作
0	0	AH20, $AP/\overline{A}$	AH10	AH8	AH4	AH2	AH1	用于读操作
0	0	未定义	未定义	未定义	未定义	未定义	未定义	默认

Alarm_B 小时寄存器 (内部地址 Ch)

D7	D6	D5	D4	D3	D2	D1	D0	
—	—	BH20, $AP/\overline{A}$	BH10	BH8	BH4	BH2	BH1	用于写操作
0	0	BH20, $AP/\overline{A}$	BH10	BH8	BH4	BH2	BH1	用于读操作
0	0	未定义	未定义	未定义	未定义	未定义	未定义	默认

Alarm_A 星期寄存器（内部地址 Ah）

D7	D6	D5	D4	D3	D2	D1	D0	
—	AW6	AW5	AW4	AW3	AW2	AW1	AW0	用于写操作
0	AW6	AW5	AW4	AW3	AW2	AW1	AW0	用于读操作
0	未定义	未定义	未定义	未定义	未定义	未定义	未定义	默认

Alarm_B 星期寄存器（内部地址 Dh）

D7	D6	D5	D4	D3	D2	D1	D0	
—	BW6	BW5	BW4	BW3	BW2	BW1	BW0	用于写操作
0	BW6	BW5	BW4	BW3	BW2	BW1	BW0	用于读操作
0	未定义	未定义	未定义	未定义	未定义	未定义	未定义	默认

注：默认设置在 XSTP 位置“1”时开始读数据值。

在 AP/ $\bar{A}$ 的 12 小时制系统中 Alarm_A, Alarm_B 小时寄存器 D5 位置“0”表示上午，置“1”表示下午。

在 AH20 的 24 小时制系统中寄存器 D5 位显示小时的 10 位数字。

为激活警报操作，任何假想时间设置都不能留下以消除不匹配。

在 12 小时制显示系统中小时数中午显示为 12，晚上为 32。参见 2.2—1)

星期寄存器 (W4,W2,W1) 置 (0, 0, 0) 到 (1, 1, 0) 与 AW0~AW6 位相协调。

当 AW0~AW6 都置“0”时，没有警报脉冲输出。

警报时间设置举例：

警报时间设置	星期							12 小时系统				24 小时系统			
	星期天 AW0	星期一 AW1	星期二 AW2	星期三 AW3	星期四 AW4	星期五 AW5	星期六 AW6	10 小时	1 小时	10 分钟	1 分钟	10 小时	1 小时	10 分钟	1 分钟
每天上午 00:00	1	1	1	1	1	1	1	1	2	0	0	0	0	0	0
每天上午 01:30	1	1	1	1	1	1	1	0	1	3	0	0	1	3	0
每天上午 11:59	1	1	1	1	1	1	1	1	1	5	9	1	1	5	9
星期一到星期五的下午 00:00	0	1	1	1	1	1	0	3	2	0	0	1	2	0	0
星期天下午 01:30	1	0	0	0	0	0	0	2	1	3	0	1	3	3	0
星期一, 星期三和星期五下午 11:59	0	1	0	1	0	1	0	3	1	5	9	2	3	5	9

上表指定了星期的 AW0~AW6 是一个例子。

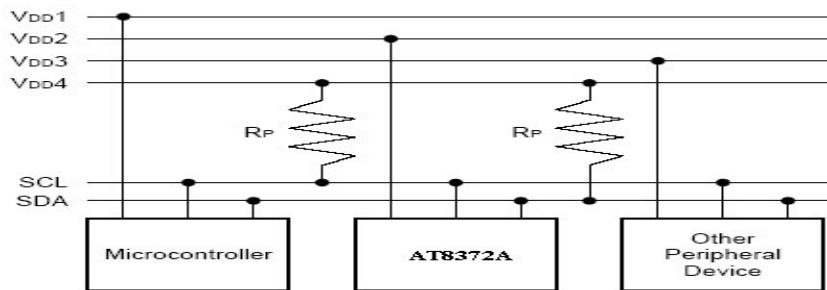
4 应用

4.1 与 CPU 的接口连接

RT5372A 使用 I2C 总线系统通过双线连接 CPU。I2C 总线的连接和传递系统将在以下章节里叙述。

4.1.1 I²C 总线的连接

连接 I2C 总线的双线 SCL, SDA 是用来逐个转换时钟脉冲和数据的。当输入或输出引脚的电压超过额定电压时所有连接 IC 的线均不会被钳制。集电极开路引脚用于输出。在每个信号线上加一个上拉电阻后（如下图所示），IC 线中不同电压的信号可以相互通信。如果 IC 线的电源分别被切断，将不会对 SCL 和 SDA 信号线产生影响。



注：1) 实现数据交换所需的必要条件：

$$V_{DD4} \geq V_{DD1}$$

$$V_{DD4} \geq V_{DD2}$$

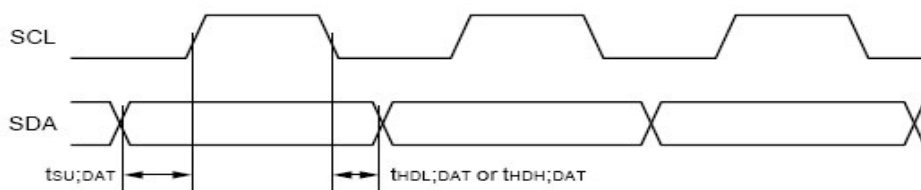
$$V_{DD4} \geq V_{DD3}$$

2) 当只有一个装置时，微控制器将默认 SCL 为高电平且不要求有上拉电阻。

4.2 I²C 总线系统的传输

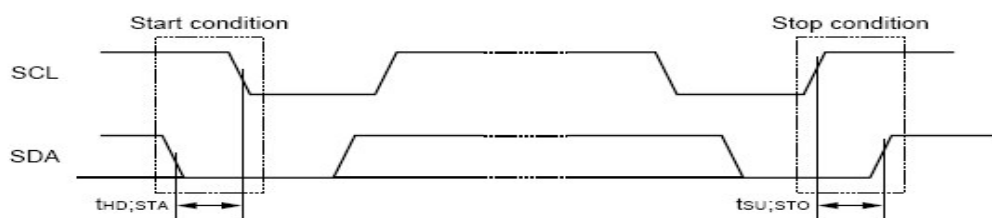
启动与终止条件

在 I2C 总线中，当数据传输时，若 SCL 处于高电平状态，SDA 必须保持一个确定的状态。（如图所示）



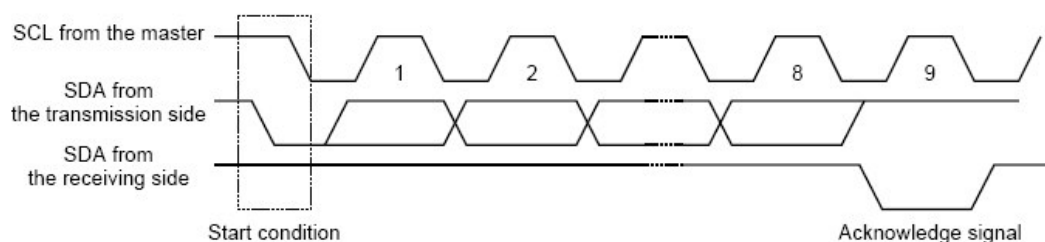
当无数据传输时，SCL 和 SDA 引脚处于高电平状态。当 SDA 由高变为低电平时，SCL 和

SDA 从高电平激活启动条件使访问开始。当 SDA 由低变为高电平时，SCL 从高电平激活终止条件使访问停止。启动和终止条件均由装置产生。（如图所示）



数据传输与响应

进入启动环境之后，数据被逐字节（8 位）连续传输。每传 8 位数据，接收端发射一个应答信号给输送端。通过输送端释放 SDA 和通过接收端置 SDA 为低电平使响应信号在 SCL 8 位数据传输时钟脉冲降到低电平之后发送。当接收到一个字节的超前数据传输时，接收端在 SCL 第 9 位时钟脉冲下降侧释放 SDA 引脚。由接收端切换到输送端，开始数据传输。当被控输送端继续释放 SDA 引脚产生终止条件后，则进行控制的接收端可在接收最后一个字节的数据后，产生一个无应答的信号通知输送端数据传输完成。



I²C 总线中的数据传输格式

I²C 总线产生无 CE 信号。每个设备分配一个 7 位从地址来代替它的位置。首字节用 7 位从地址来代替和命令 ($R/\overline{W}$) 指定数据传输方向。在 8 位为高电平读数据和低电平写数据之后，7 位地址继续从 MSB 传输。

RT5372A 从地址的地址为 (0110010)。

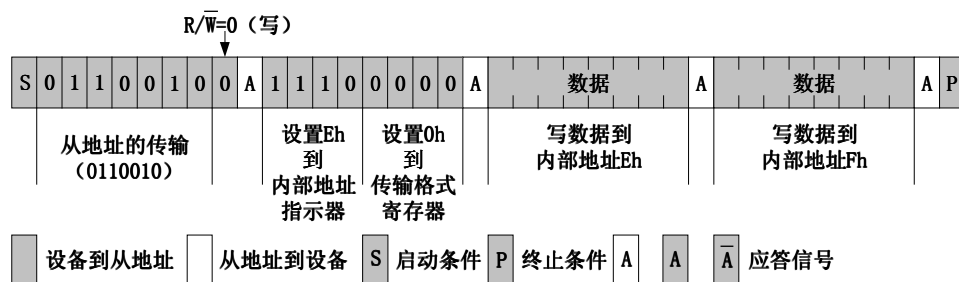
在数据传输完成时，终止条件产生完成传输。但是如果没有终止条件而启动条件产生了，则再次设置被控地址重复启动条件继续传输。在一次传输中若传输方向需要改变可使用该程序。



RT5372A 中的数据传输写格式

尽管 I2C 总线标准为每个 IC 从地址定义了传输格式，IC 中的地址信息的传输方式没有被定义。RT5372A 紧接着一个传输从地址和写命令的字节传输数据的内部地址指示器（4 位）和传输格式指示器（4 位）。只有一个传输格式可用于写操作，且传输格式寄存器被设置为（0000）。通过内部地址指示器写入 2 个字节，3 个字节传输数据到特定地址。之后内部地址指示器设置自动增加 4 位。注意当内部地址指示器为 Fh 时，将会在下个字节传输时变为 0h。

写数据举例：（当写到内部地址 E_h 到 F_h 时）

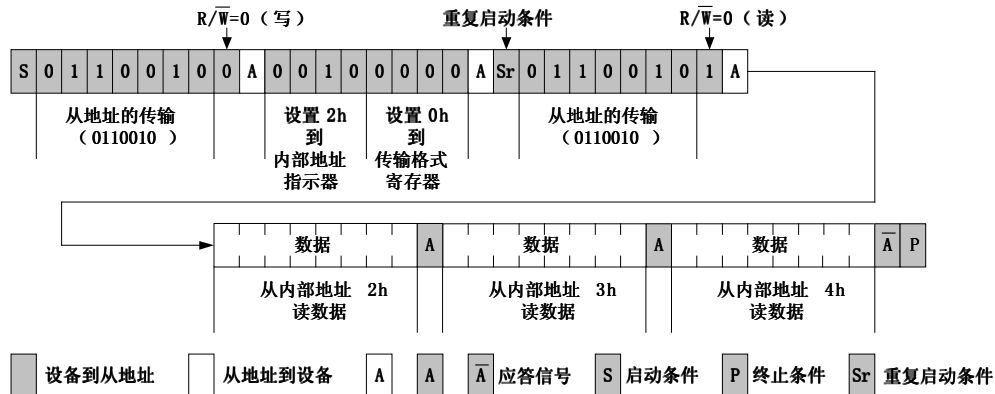


RT5372A 中的数据传输读格式

RT5372A 允许如下 3 种内部寄存器数据读出方式。

1) 第一种内部寄存器数据读出方式是通过设置在 1.2-4 中描述的内部地址指示器和传输格式寄存器指定一个内部地址, 产生重复的启动条件 (参见 1.2-3) 来改变数据传输方向从而执行读操作。当遇到终止条件时, 内部地址指示器设置为 Fh。因此, 这种方式允许在重复启动条件之前无终止条件插入。传输格式寄存器设置为 0h。

读数据举例 1： 当从 2h 到 4h 读数据时）



2) 第二种内部寄存器数据读出方式是在数据写到内部地址寄存器和传输格式寄存器后立即开始读操作。虽然这种方式不是严格基于 I2C 总线标准，但是它也可以有效的缩短读取时间来减轻设备的负荷。使用这种方式时传输格式寄存器设置为 4h。

读数据举例 2： 当从 Eh 到 1h 读数据时）



3) 第三种内部寄存器数据读出方式是在数据写到被控地址位和 $R/\overline{W}$ 位后立即开始读操作。当内部地址寄存器像 1) 所描述一样默认设置为 Fh 时，这种方式只在读操作从内部地址 Fh 开始时有有效。

读数据举例 3： 当从 Fh 到 3h 读数据时）



特殊情况下的数据传输

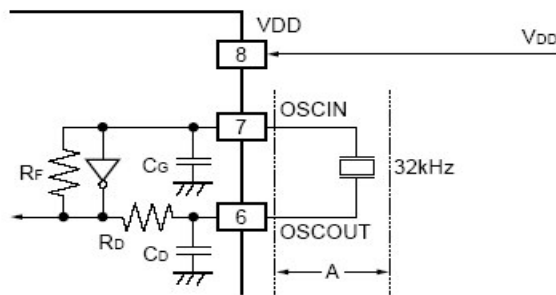
RT5372A 从启动条件到终止条件暂时的保持时间来消除无效读写时钟操作。当时钟在这个时候进位时，将会从终止条件开始大约在 $61\mu s$ 内进行校正。在一次传输操作中要防止无效的读/写操作。当时间在启动条件后消逝 0.5 到 1.0 秒后，所有对 RT5372A 的访问都将被自动释放以释放暂时保持的时间，设置地址指示器为 Fh，从 CPU 来的访问将被强制停止。因此，一个访问必须在 0.5 秒内完成。即使 SCL 在时钟读操作时的因为意外系统故障而停止，自动重启功能也能防止时间的延迟。

同样在首次启动条件之后和在终止条件之前的一秒启动条件被作为重复启动条件。因此，当首次启动条件后过 0.5 到 1.0 秒，对 RT5372A 的访问都将被自动释放。

如果尝试在自动重启功能激活后访问，则当 FFh 为读取数据而输出时，无应答的信号为写入数据而输出。

4.3 晶振与时间校正配置

4.3.1 晶振配置



典型外部设备：

X'_{tal} : 32.768kHz 或 32.000kHz

($R_1 = 30k\Omega$ 典型值)

($C_L = 6pF \sim 8pF$)

典型值内部器件：

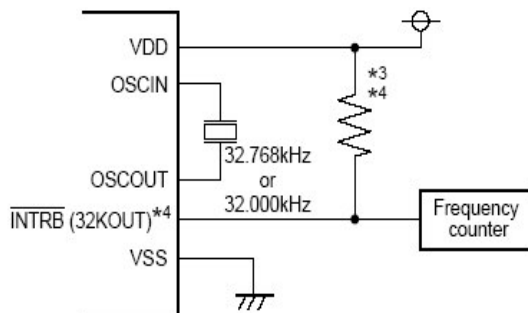
R_F 15M Ω (典型值)

R_D 60k Ω (典型值)

C_G, C_D 10pF (典型值)

晶振由相对与 VSS 标准大约为 1.2V 的恒压驱动。因此，它产生相对于 VSS 标准振幅大约为 1.2V 的振动波形。

4.3.2 振动频率测量



注：1) 工作时 32.768kHz 或 32.000kHz 的时钟脉冲从 $\overline{INTRB}$ 输出引脚输出 (XSTP 置“1”)。

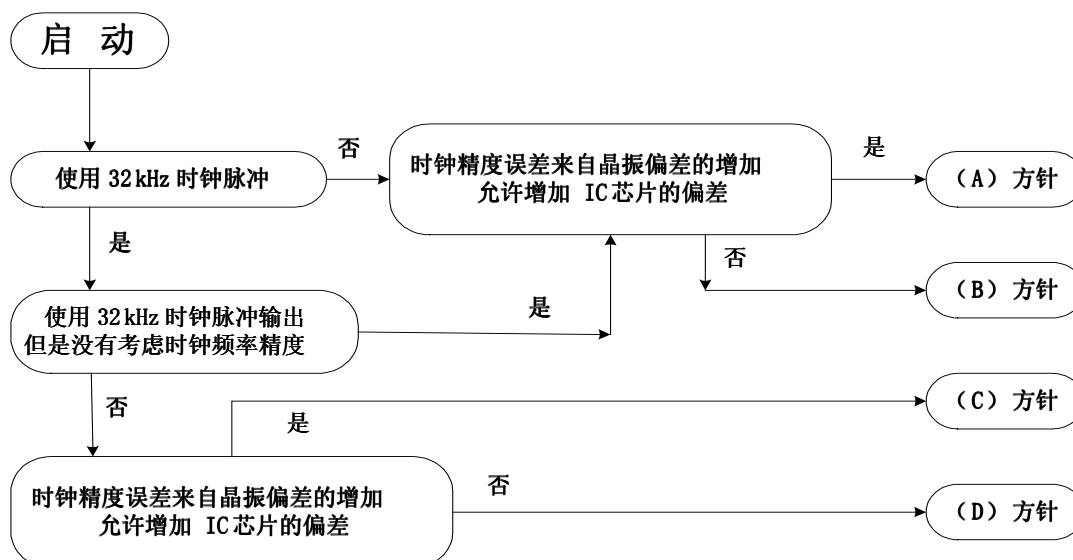
2) 使用一个频率计数器最少有 6 个数值 (推荐 7 个数值或更多)。

3) 对于 RT5372A 上拉 $\overline{INTRB}$ 输出引脚到 VDD。

4) $\overline{INTRB}$ 应用于 RT5372A

4.3.3 振动频率调整

调整振动频率的数值不同依赖于 RT5372A 如何使用或系统允许的时钟错误。使用下列流程寻找一个最佳的振动频率调整方式。



1) 通常晶振可按 CL 的中心频率分类也可按照几个级别如 ± 10 , ± 20 和 $\pm 50\text{ppm}$ 的精度波动进一步分类。

2) 应用于 IC 的频率波动在室温下一般为 $\pm 5\text{ppm}$ 到 $\pm 10\text{ppm}$ 。

3) 这里的时钟精度是室温下的，当晶振的温度状态变化时会受到影响。

(A) 方针

时钟的调整不是由 IC 完成的，任何 CL 值都可以用作晶振。晶振的精度波动能够在时钟精度允许范围内选择。使用几个晶振和几个 IC 芯片来获得如 4.3.2 所描述的中心频率，确定一个如 4.3.4 所描述的调整值设置到 RT5372A。

(B) 方针

为保持时间精度，每个 IC 芯片的时钟都需要调整。调整方式参见“4.3.4 时间校正电路”。为晶振选择的可用频率精度波动和 CL 能通过时钟频率进行扩展。使用已用的晶振和 IC 芯片来获得如 2.2 所描述的中心频率，确定是否能进行调整或不用使用时间校正电路或对每个 IC 芯片使用时间校正电路执行校正。室温下可以校正到 $\pm 1.5\text{ppm}$ 。

(C) 方针

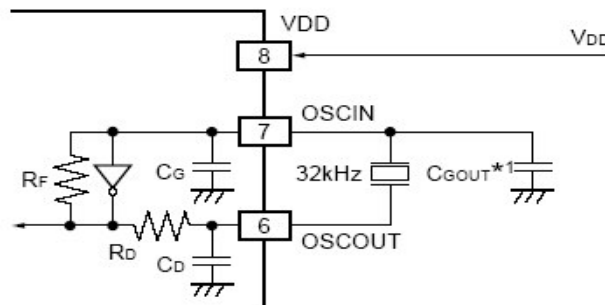
在 (C) 和 (D) 方针，32-kHz 输出频率调整时必需的。通过 CG 和 CD 连接到每个振动的

末端调整晶振的频率。当 RT5372A 合并 CG 和 CD 时，振动频率需要使用 CL 的晶振作为参考。一般来说，CL 与 CG 的关系如下：

$$CL = \frac{CG \times CD}{CG + CD} + CS$$

CS: PCB 板寄生电容

虽然 6pF~8pF 左右 CL 值的晶振推荐 RT5372A 使用，但是如 2.2 所描述的振动频率测量时，频率高的话应使用较小 CL 的晶振，频率低的话应使用较大 CL 的晶振。使用这些程序选择拥有最佳 CL 的晶振和设置不用调整的值时钟调整电路。参见“2.4 时间校正电路”）我们推荐在 CL 值的兼容性上考虑制造商。高振动频率可以通过在外部添加 CGOUT 来调整。如下图所示）



注：CGOUT 为 0~15pF

(D) 方针

选择一个如 (C) 方针的晶振，接着像 (B) 方针一样调整每个 IC 芯片的时钟误差，调整方式参见“3.3.6 时间校正电路”。

4.3.4 时间校正电路

使用时间校正电路通过每 20 秒调整时钟脉冲 1 秒可以高精度的调整时间。当不需要电路调整时，置 (F6,F5,F4,F3,F2,F1,F0) 为 (*, 0, 0, 0, 0, 0, *) 来禁止调整。* 记号表示 0 或 1)

调整量可以考虑如下规则：

当振动频率>目标频率（时钟增长）

$$\text{调整量} = \frac{(\text{振动频率} - \text{目标频率} + 0.1)}{\text{振动频率} \times 3.051 \times 10^{-6}} \approx (\text{振动频率} - \text{目标频率}) \times 10 + 1$$

当使用

32.000kHz 晶振时，相同的规则，使用

$$\text{调整量} = \frac{(\text{振动频率} - \text{目标频率} + 0.1)}{\text{振动频率} \times 3.125 \times 10^{-6}} \approx (\text{振动频率} - \text{目标频率}) \times 10 + 1$$

1) 振动频率：室温下时钟频率从 $\overline{INTRB}$ 引脚输出参见“4.3.2 振动频率测量”。

2) 目标频率：调整到的频率。

3) 调整量：F6~F0 位的最终值。该值由包括信号位的 7 位 2 进制数表示。

当振动频率 = 目标频率（时钟不变）

设置调整值为 0, ± 1 , -64, 或 -63 来禁止调整。

当振动频率 < 目标频率（时钟损耗）

$$\text{调整量} = \frac{(\text{振动频率} - \text{目标频率})}{\text{振动频率} \times 3.051 \times 10^{-6}} \approx (\text{振动频率} - \text{目标频率}) \times 10$$

当使用 32.000kHz 晶振时，相同的规则，使用

$$\text{调整量} = \frac{(\text{振动频率} - \text{目标频率})}{\text{振动频率} \times 3.125 \times 10^{-6}} \approx (\text{振动频率} - \text{目标频率}) \times 10$$

计算实例：

（1）当振动频率为 32768.85kHz，目标频率为 32768.05kHz 时，

$$\text{调整量} = (32768.85 - 32768.05 + 0.1) / (32768.85 \times 3.051 \times 10^{-6}) \approx (32768.85 - 32768.05) \times 10 + 1 = 9.001 \approx 9$$

置 (F6, F5, F4, F3, F2, F1, F0) 为 (0, 0, 0, 1, 0, 0, 1)。

如上例所示，当时间增长距离 01h 时，使用调整。

（2）当实际振动频率为 32763.95kHz，目标频率为 32768.05kHz 时，

$$\text{调整量} = (32763.95 - 32768.05) / (32763.95 \times 3.051 \times 10^{-6}) \approx (32763.95 - 32768.05) \times 10 = -41.015 \approx -41$$

将 -41 表示为包括信号位的 7 位 2 进制数，如上情况从 128 (80h) 减去 41 (29h), 80h - 29h = 57h, 所以，

置 (F6, F5, F4, F3, F2, F1, F0) 为 (1, 0, 1, 0, 1, 1, 1)。

如上例所示，当时间损耗距离 80h 时，使用调整。调整以后，室温下相对于目标频率的校正误差大约为 $\pm 1.5\text{ppm}$ 。

4.4 晶振停振监测

晶振停振能通过监测 XSTP 位（写数据到控制寄存器 2 超前设置 XSTP 位为 0）被监测。在晶振停振被监测到之前，XSTP 位在 0 和 1 之间跳变。这项功能能应用于判断时钟数据的合法性。当 XSTP 位为 1 时， $\overline{XSL}$ ，F6~F0，CT2~CT0，AALE,BALE,SL2,SL1， $\overline{CLEN}$ 和 TEST 位均复位置“0”。

- 1) XSTP 位在电源从 OV 打开之前置“1”。 注意任何瞬时断电都可能导致操作失败。
- 2) 一旦振动中断被感觉，XSTP 位一直保持为 1 即使振动重启。

4.5 $\overline{INTRA}$ 输出与 $\overline{INTRB}$ 输出引脚（RT5372A）

4.5.1 $\overline{INTRA}$ 输出与 $\overline{INTRB}$ 输出引脚（RT5372A）

下列 3 种输出波形能从 $\overline{INTRA}$ 或 $\overline{INTRB}$ 引脚。

1) 警报中断

当一个用于警报的寄存器时间复合日历计数器时，需要 CPU 中断在输出引脚置低电平。

警报中断结合了拥有相同功能的 $\overline{INTRA}$ 和 $\overline{INTRB}$ 。

2) 周期性中断

通过设置周期性中断频率选择位输出波形被选择，输出波形包括脉冲波形和标准波形。

3) 32kHz 时钟输出

振动电路产生时钟脉冲并输出。

4.5.2 $\overline{INTRA}$ ， $\overline{INTRB}$ 输出控制（标志位，启动位，中断输出选择位） RT5372A）

通过设置寄存器中监控输出状态的标志位，可以设置上述 3 种输出波形的中断输出条件，

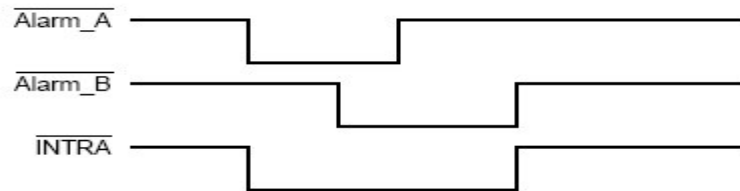
启动位允许某种输出波形，中断输出选择位选择输出波形从 $\overline{INTRA}$ 还是 $\overline{INTRB}$ 输出。

	标志位	启动位	中断输出选择位（SL2, SL1） Eh 中 D5, D4 位			
			(0, 0)	(0, 1)	(1, 0)	(1, 1)
Alarm_A	AAFG (Fh 中 D1 位)	AALE (Eh 中 D7 位)	$\overline{INTRA}$	$\overline{INTRA}$	$\overline{INTRA}$	$\overline{INTRA}$
Alarm_B	BAFG (Fh 中 D0 位)	BALE (Eh 中 D6 位)	$\overline{INTRA}$	$\overline{INTRB}$	$\overline{INTRA}$	$\overline{INTRB}$
周期性中断	CTFG (Fh 中 D2 位)	不允许 CT2=CT1=CT0=0 (Eh 中 D2~D0 位)	$\overline{INTRA}$	$\overline{INTRA}$	$\overline{INTRB}$	$\overline{INTRB}$
32—kHz 时钟输出	NO	$\overline{CLEN}$ (Fh 中 D3 位)	$\overline{INTRB}$	$\overline{INTRB}$	$\overline{INTRB}$	$\overline{INTRB}$

当电源打开 ($XSTP=1$), $AALE=BALE=CT2=CT1=CT0=\overline{CLEN}=SL2=SL1=0$, $\overline{INTRA}$ 置高电平, 32-kHz 时钟脉冲从 $\overline{INTRB}$ 引脚。

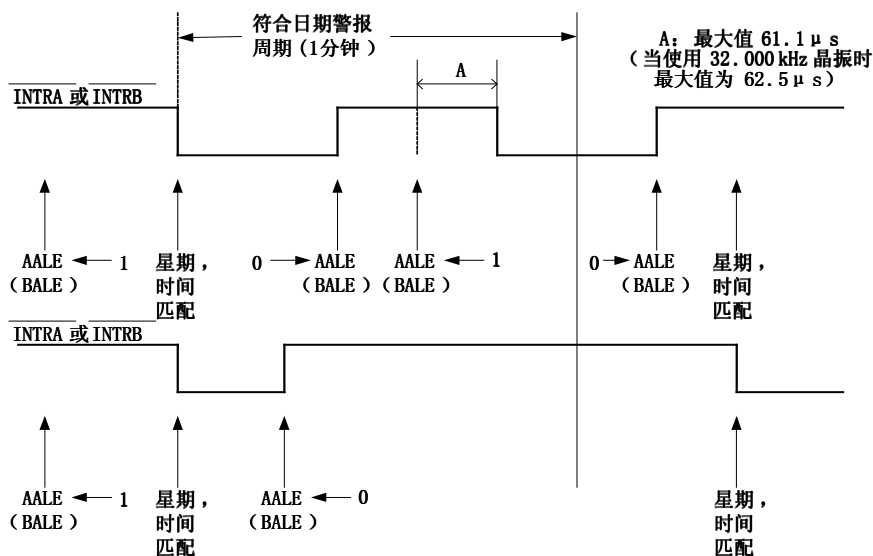
当多于一个输出波形从单一引脚输出时, 输出将均为负逻辑的 OR 波形。

例如: 当 $\overline{Alarm_A}$ 和 $\overline{Alarm_B}$ 从 $\overline{INTRA}$ 引脚输出时,



4.5.3 警报中断 (RT5372A)

通过设置警报时间, 指定时间如星期, 小时或分钟设置到警报寄存器, $AALE(BALE)$ 位为 0。在 $AALE(BALE)$ 位置 1 后, 从这一刻起, 当该寄存器警报时间符合日历寄存器的值时, $\overline{INTRA}$ 或 $\overline{INTRB}$ 变为低电平。通过操作 $AALE(BALE)$ 和 $AAFG(BAFG)$ 位可以控制 $\overline{INTRA}$ 或 $\overline{INTRB}$ 的输出。



注意: $AAFG(BAFG)$ 有反逻辑的输出波形。

4.5.4 周期 (时钟) 中断

$\overline{INTRA}$ 或 $\overline{INTRB}$ 引脚输出, 周期中断周期选择位 ($CT2, CT1, CT0$) 和中断输出选择位 ($SL2, SL1$) 能用于在一个确定周期内中断 CPU。周期中断周期选择位能用于选择一个或者二个中断输出模式: 脉冲模式和标准模式。

CT2	CT1	CT0	内容描述	
			波形模式	周期和下降时间
0	0	0	—	Off（高电平）
0	0	1	—	固定在低电平
0	1	0	脉冲模式	2Hz（占空比 50%）
0	1	1	脉冲模式	1Hz（占空比 50%）
1	0	0	标准模式	1 秒（将秒同步相加）
1	0	1	标准模式	1 分钟（每分钟的 00 秒）
1	1	0	标准模式	1 小时（每小时的 00 分 00 秒）
1	1	1	标准模式	1 个月（首日 00 时 00 分 00 秒）

1) 脉冲模式：输出 2Hz，1Hz 时钟脉冲。秒相加关系见下表。

注：当使用 32.000kHz 晶振时，在 2Hz 时钟脉冲模式下，0.496s 时钟脉冲和 0.504s 时钟脉冲轮流输出。1Hz 时钟脉冲的占空比变为 50.4%（低电平持续时间 0.496s，高电平持续时间 0.504s）。

2) 标准模式：中断周期可在 1 秒，1 分钟，1 小时或一个月中选择。秒相加计算与中断输出的下降边缘相匹配。

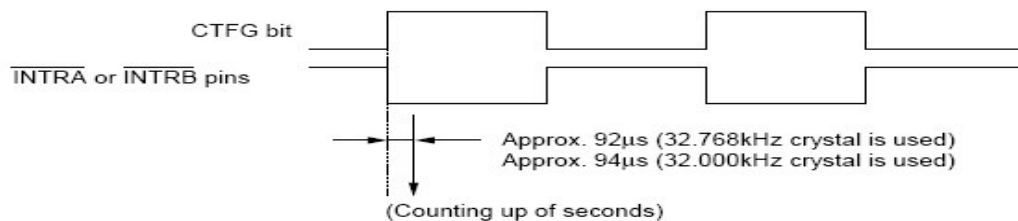
3) 用时间校正电路时，周期性中断循环每 20 秒改变一次。

脉冲模式：输出脉冲的低电平持续时间在最大额定值时将改变 $\pm 3.784\text{ms}$ 。使用 32.000kHz 晶振时为 $\pm 3.875\text{ms}$ 例如：在 1Hz 情况下，占空比为 $50 \pm 3.784\%$ 或 $50 \pm 3.875\%$ （使用 32.000kHz 晶振）。

标准模式：1 秒内频率在最大额定值时将改变 $\pm 3.784\text{ms}$ 。（使用 32.000kHz 晶振时为 $\pm 3.875\text{ms}$ ）

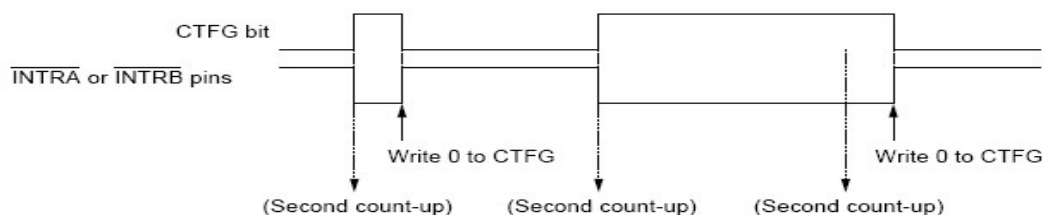
波形模式与 CTFG 位之间的关系

脉冲模式



注：当秒相加和下降边缘有大约 $92\mu\text{s}$ 的时滞时（用 32.000kHz 晶振时为 $94\mu\text{s}$ ），时间显然与从实时时钟输出同步读取的时间有大约 1 秒的延迟。

标准模式

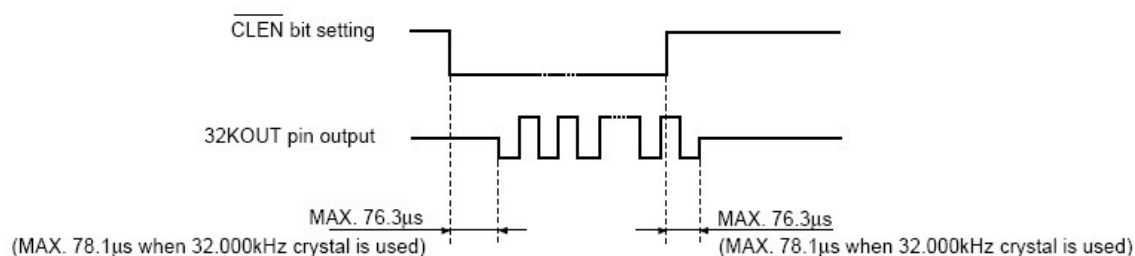


4.5.5 32kHz 时钟输出

晶振能从 $\overline{INTRB}$ 引脚产生 32-kHz 时钟脉冲。 $\overline{CLEN}$ 置“1”时引脚变为高电平。

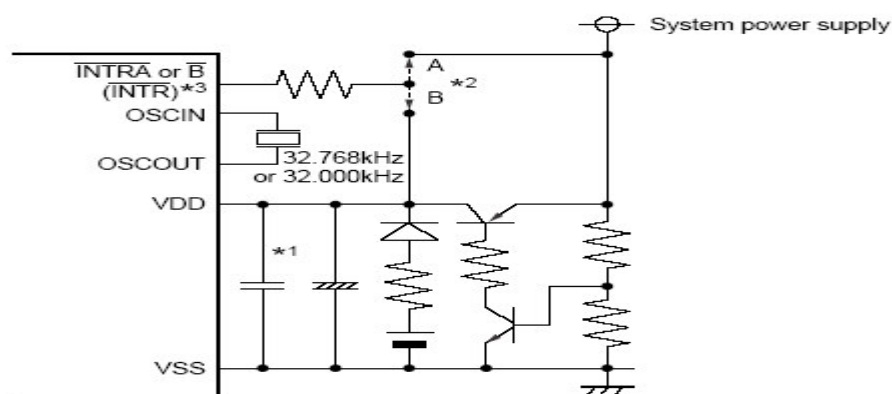
1) 32-kHz 的时钟输出不会影响时钟调整寄存器的设置。

2) 当电源打开 ($XSTP = 1$) 时, 32-kHz 时钟脉冲从 $\overline{INTRB}$ 引脚。

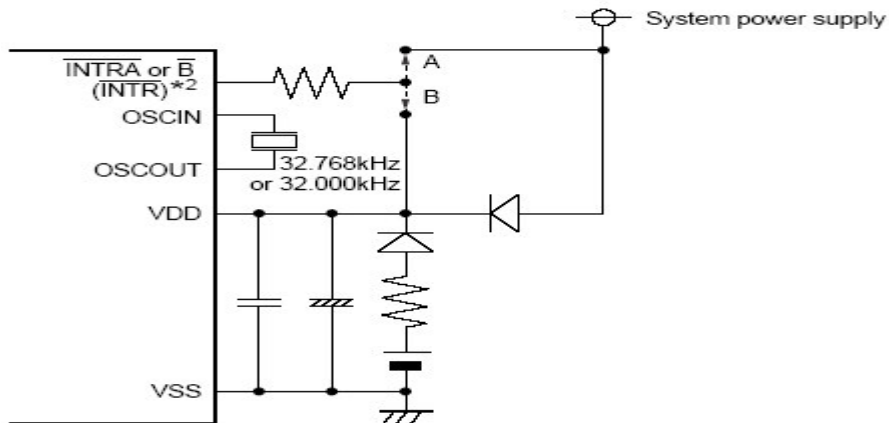


5 电路实例

例一:



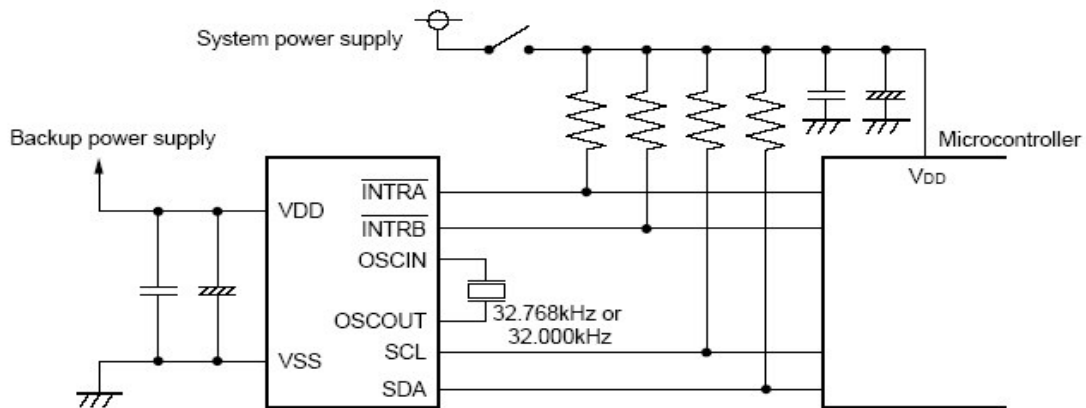
例二:



- 注: 1) 通过接平行电容器设置接近 RT5372A 的高低频率。
 2) 连接 $\overline{INTRA}$ 引脚或 $\overline{INTRB}$ 引脚的上拉电阻到两个不同位置。
 3) $\overline{INTRA}$ 和 $\overline{INTRB}$ 应用于 RT5372A。

CPU 接口电路实例

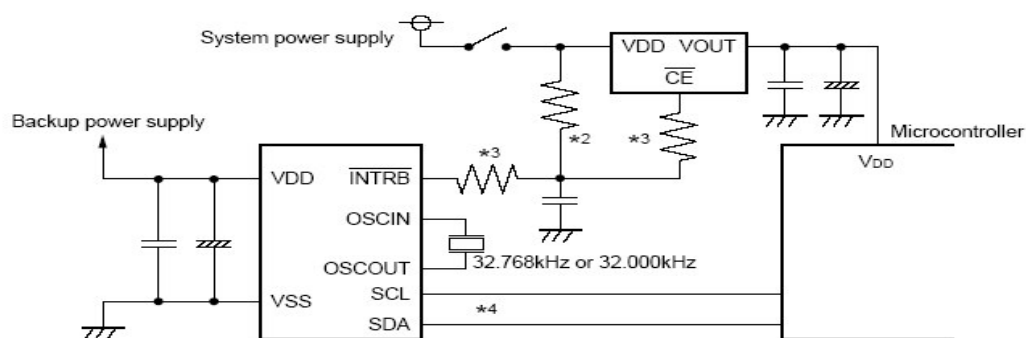
RT5372A



注: RT5372A 的 SCL 和 SDA 引脚不包括在 VDD 侧受保护的二极管, 因此副电压供给 $\leq$ 系统电压供给时不会引起负面影响。

电源唤醒电路实例（仅用于 RT5372A）

如下图所设计的电路, 电源供给将在 Alarm_B 中设定的时刻开启。



软件设置

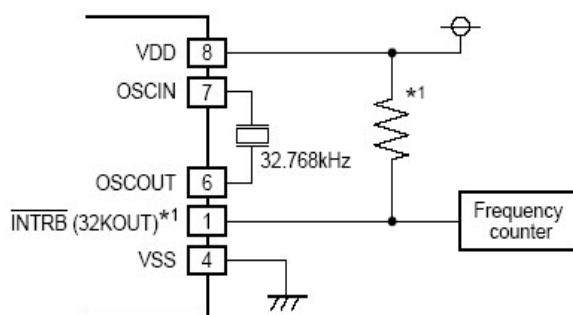
从 $\overline{INTRB}$ 引脚动力供给输出打开后立即使用周期中断。

如果你想关闭电源，使用 Alarm_B 或周期中断来设置一个开启时间并将它从 $\overline{INTRB}$ 引脚输出。 $\overline{INTRB}$ 始终保持闭状态（高电平）直到该特定时间。高电压用于调整器 $\overline{CE}$ 引脚，因此微控制开关是关闭的。

到了特定时间， $\overline{INTRB}$ 引脚转换到开状态（低电平），电源开启。从此以后，通过设置 BALFG 或 CTFG 为 0 来关闭电源，遇到下一特定时间来开启电源。

6 典型特性测量

测试电路



X'_{tal} : 32.768kHz

($R1 = 30k\Omega$ 典型值)

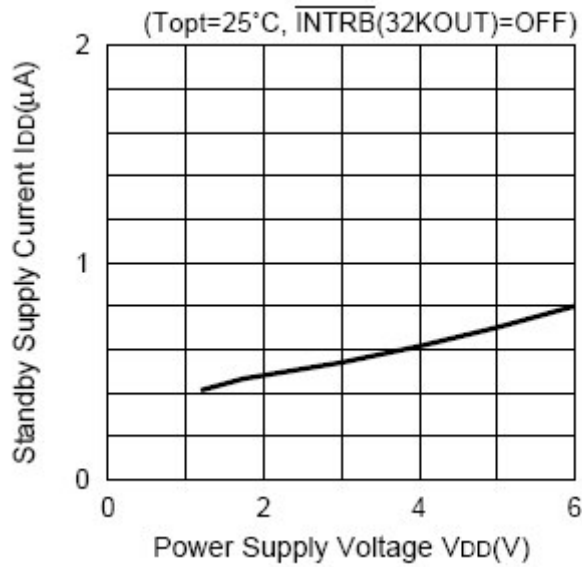
($CL = 6pF \sim 8pF$)

$T_{opt} : 25^\circ C$

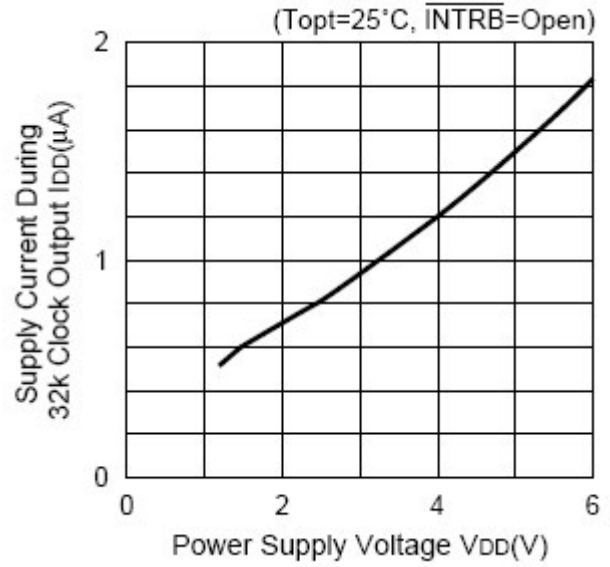
输出引脚: 开

注: $\overline{INTRB}$ 应用于 RT5372A。

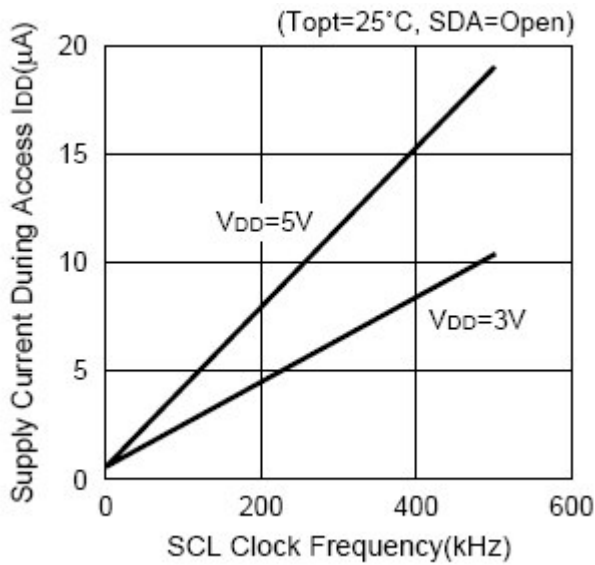
6.1 源电流与电源电压



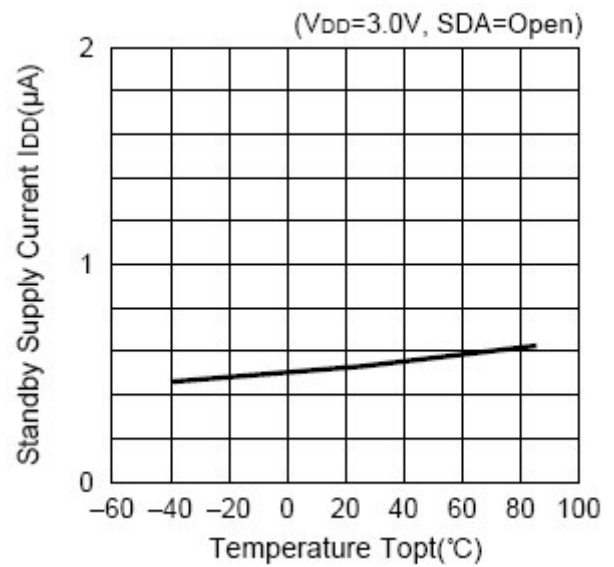
6.2 32k 时钟输出源电流与电源电压



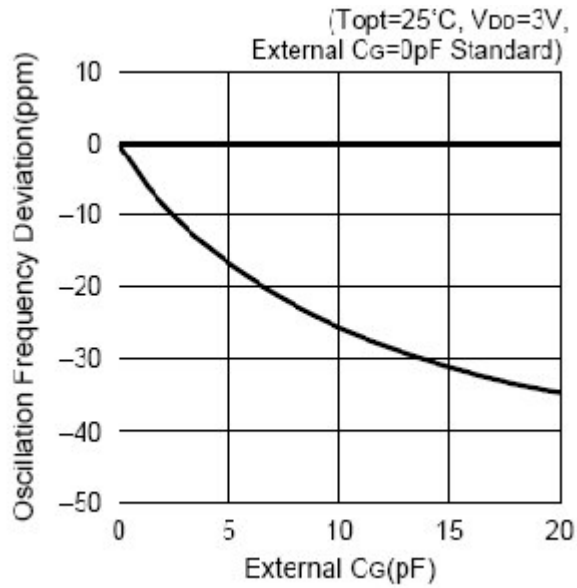
6.3 CPU 访问源电流与 SCL 时钟频率



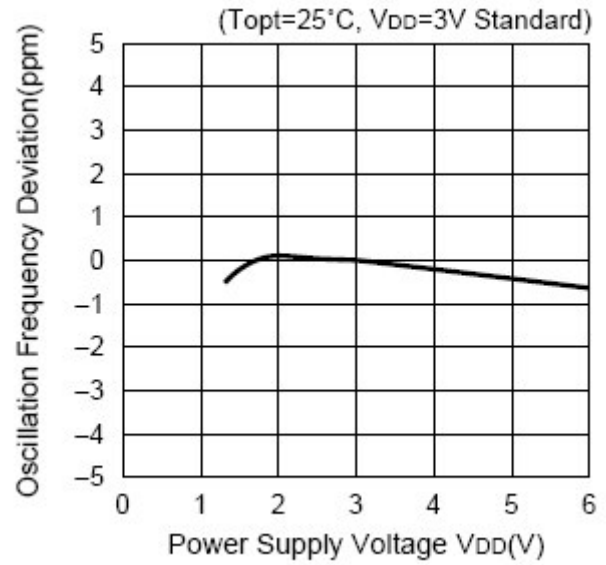
6.4 源电流与温度



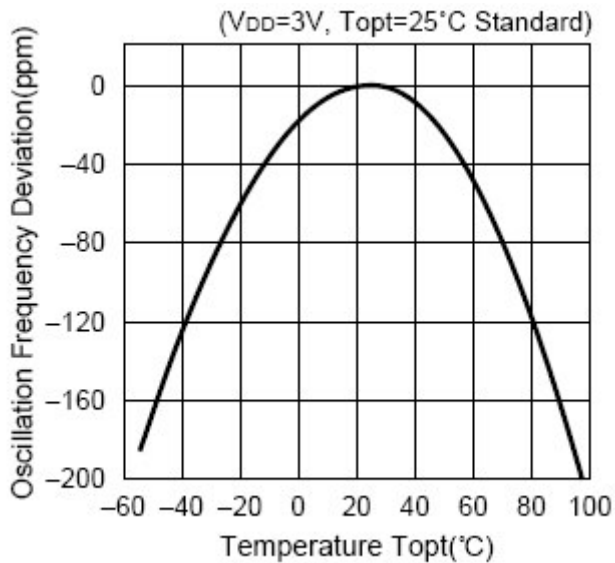
6.5 振荡频率偏差与外部 CG



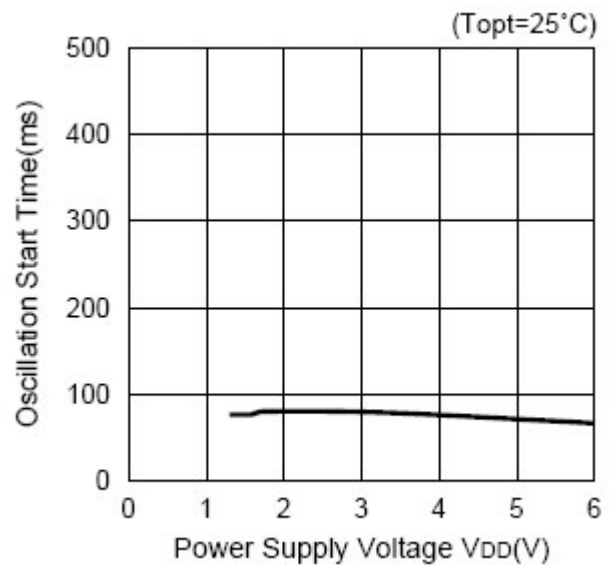
6.6 振荡频率偏差与电源电压



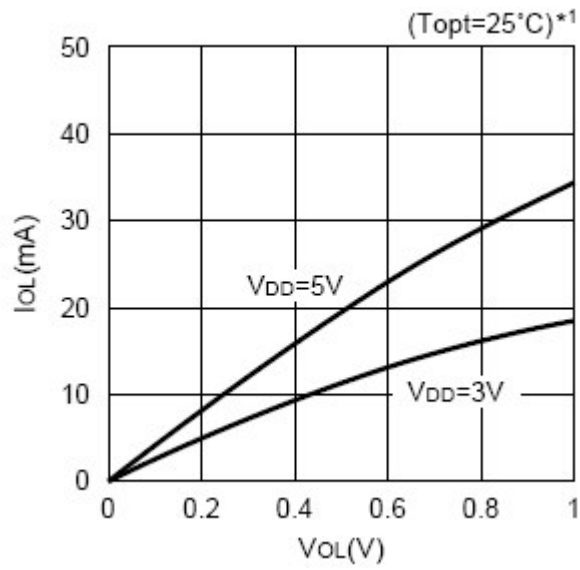
6.7 振荡频率偏差与温度



6.8 振荡起始时间与电源电压



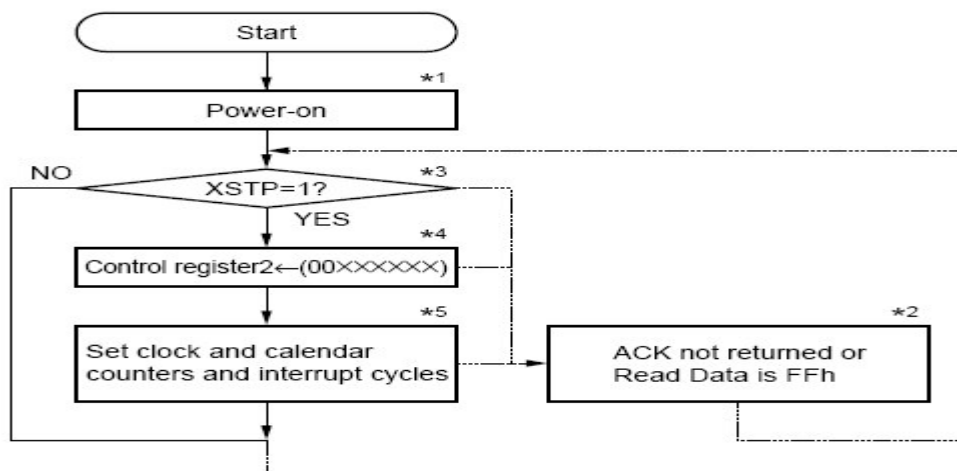
6.9 VOL 与 IOL ($\overline{INTRA}$, $\overline{INTRB}$ 引脚)



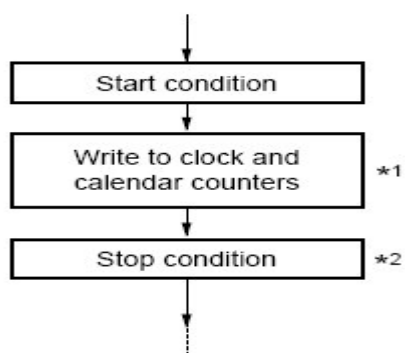
注：在 $\overline{INTRA}$, $\overline{INTRB}$ 引脚避免 20mA 或更大的连续溢出电流。

7 典型软件基本操作

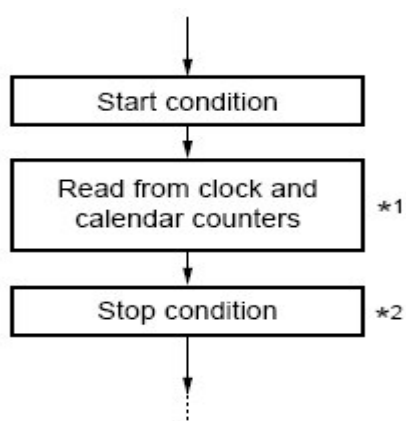
7.1 开启电压初始化



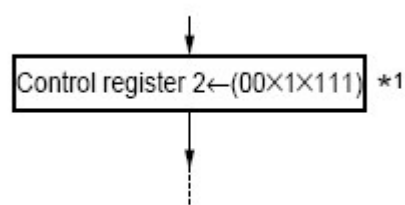
7.2 对时钟和日历计数器进行写操作



7.3 对时钟和日历计数器进行读操作

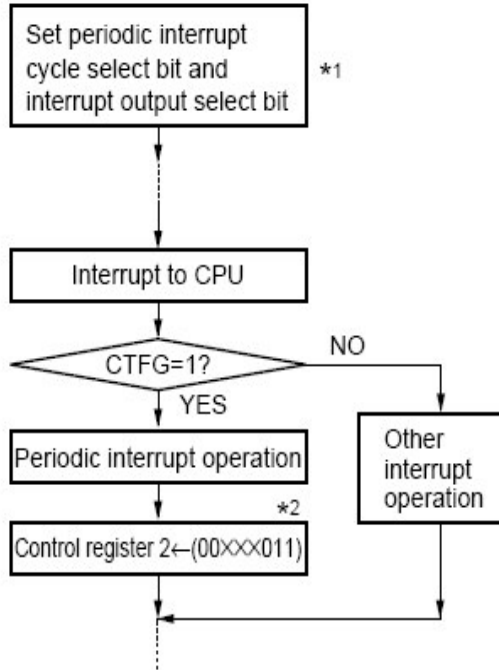


7.4 ±30 秒秒值校正

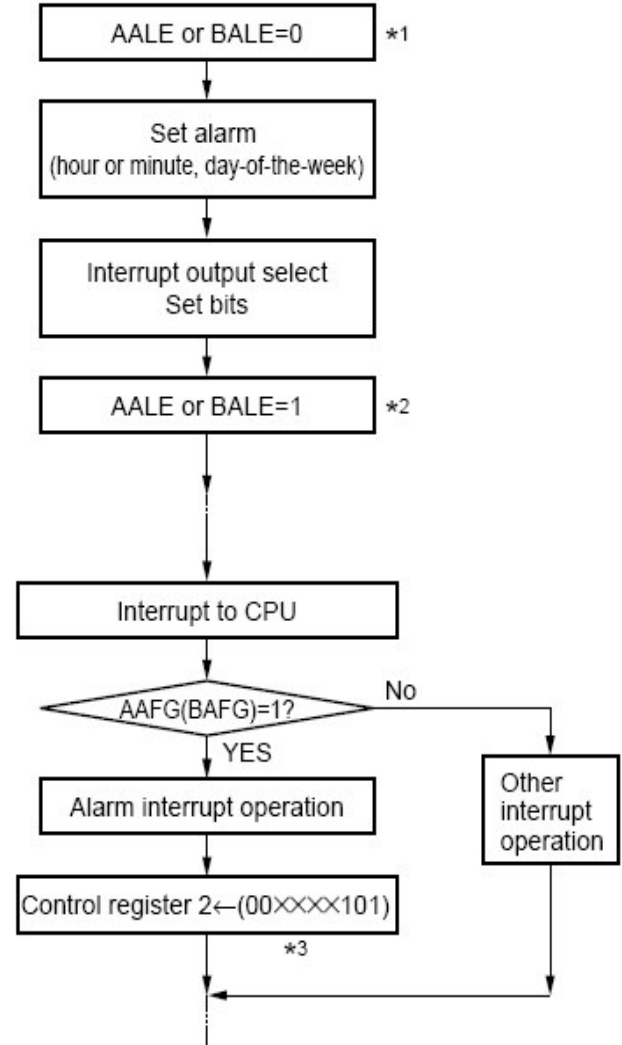


7.5 中断操作

7.5-1 周期中断操作



7.5-2 警报中断操作



8 封装

SSOP-8 脚塑料小形封装，请参见下图。

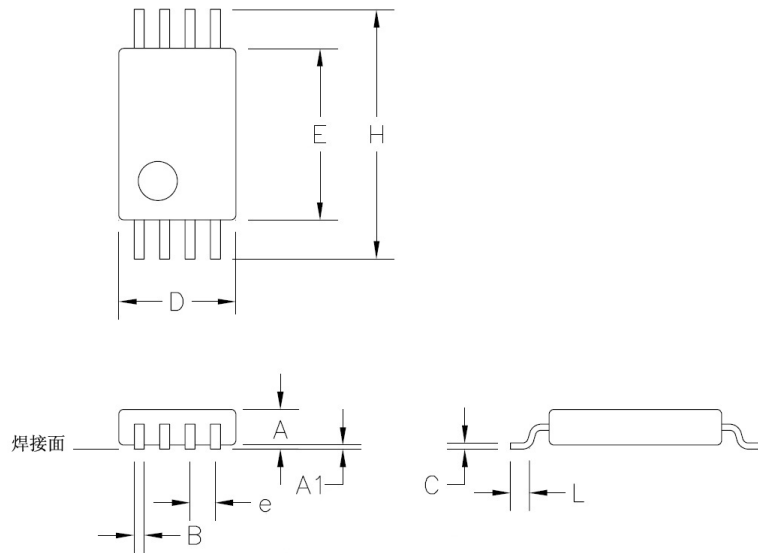


图 22 TSSOP-8

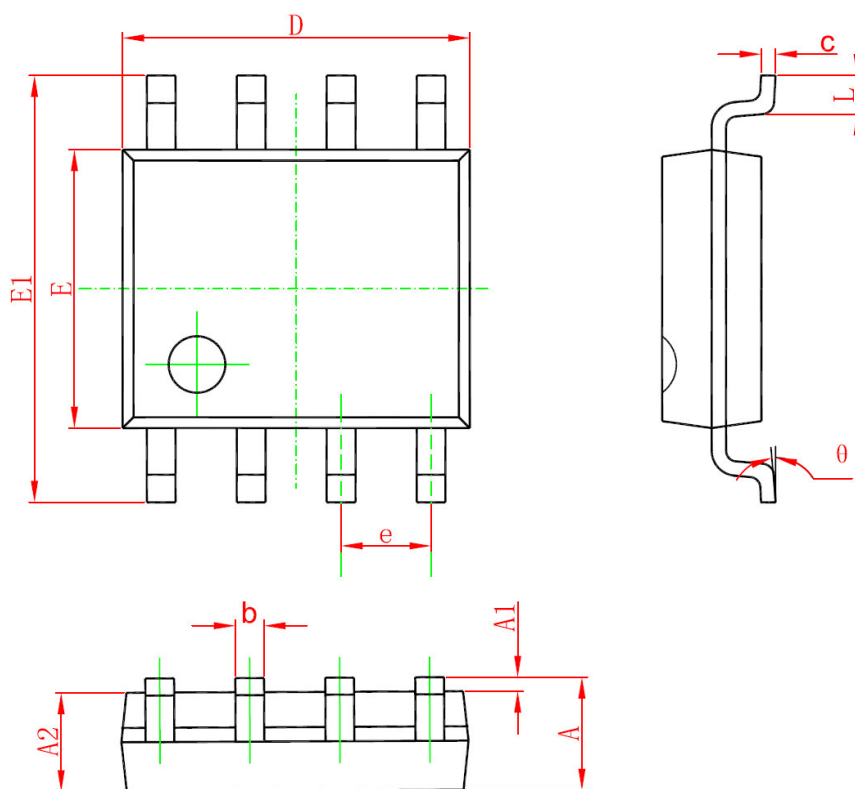
表 33 图 22 的尺寸说明

单位	A	A1	B	C	D ⁽¹⁾	E ⁽¹⁾	e	H
英寸	0.043	0.006 0.002	0.012 0.007	0.007 0.004	0.122 0.114	0.176 0.169	0.0256	0.256 0.246
毫米	1.10	0.15 0.05	0.30 0.18	0.18 0.09	3.10 2.90	4.48 4.30	0.65	6.50 6.25

注意：

1. 不包括塑料或金属每边最大 0.15 毫米的伸出量。

SOP8 PACKAGE OUTLINE DIMENSIONS



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	1.350	1.750	0.053	0.069
A1	0.100	0.250	0.004	0.010
A2	1.350	1.550	0.053	0.061
b	0.330	0.510	0.013	0.020
c	0.170	0.250	0.006	0.010
D	4.700	5.100	0.185	0.200
E	3.800	4.000	0.150	0.157
E1	5.800	6.200	0.228	0.244
e	1.270 (BSC)		0.050 (BSC)	
L	0.400	1.270	0.016	0.050
θ	0°	8°	0°	8°